

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 01-197911

(43)Date of publication of application : 09.08.1989

(51)Int.Cl.

H01B 13/00
G02F 1/133
H01L 31/04
// H01B 5/14

(21)Application number : 63-021118

(22)Date of filing : 30.01.1988

(71)Applicant : UNITIKA LTD

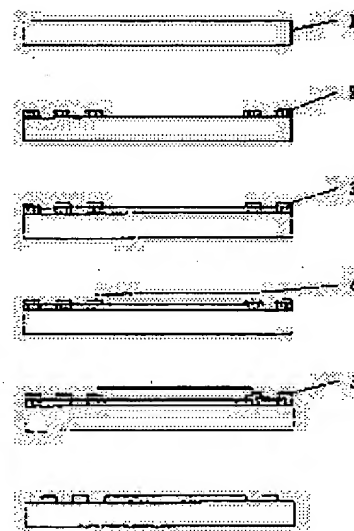
(72)Inventor : KITANO MASAKAZU
WATANABE YASUMITSU
YAMASHITA MICHIIHIRO
MARUYAMA MEGUMI

(54) MANUFACTURE OF CONDUCTING THIN FILM

(57)Abstract:

PURPOSE: To form conducting films with different surface resistance in package by forming the first resist layer on a transparent substrate, forming a transparent conducting film on the whole surface, forming the second resist layer at the portion to become a conducting pattern, forming a conducting thin film on the whole surface, then concurrently removing these resist layers.

CONSTITUTION: A negative type pattern made of the first resist layer 2 is directly formed on the surface of a transparent substrate 1, a transparent conducting film 3 is formed on the whole surface. The second resist layer 4 is formed at the portion where a conducting pattern made of a transparent conducting film is to be formed. A conducting thin film 5 is formed on the whole surface by vapor phase deposition. After the transparent conducting film 3 and the conducting thin film 5 on the transparent conducting film are formed, the first resist layer 2 and the second resist layer 4 are concurrently removed. Two kinds of patterns with different conductivity constituted of a conductive pattern made of the transparent conducting film 3 and a conductive pattern made of the transparent conducting film 3 and the conducting thin film 5 can be thereby formed.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

⑫ 公開特許公報(A) 平1-197911

⑤ Int. Cl.

識別記号

庁内整理番号

⑬ 公開 平成1年(1989)8月9日

H 01 B 13/00
G 02 F 1/133
H 01 L 31/04
// H 01 B 5/14

H C B
3 2 3

D-8832-5E
7370-2H
H-6851-5F
B-7227-5E

審査請求 未請求 請求項の数 1 (全5頁)

⑭ 発明の名称 導電性薄膜の製造法

⑯ 特 願 昭63-21118

⑰ 出 願 昭63(1988)1月30日

⑱ 発 明 者 北 野 正 和 京都府宇治市宇治小桜23番地 ユニチカ株式会社中央研究所内
⑱ 発 明 者 渡 辺 康 光 京都府宇治市宇治小桜23番地 ユニチカ株式会社中央研究所内
⑱ 発 明 者 山 下 満 弘 京都府宇治市宇治小桜23番地 ユニチカ株式会社中央研究所内
⑱ 発 明 者 丸 山 芽 久 美 京都府宇治市宇治小桜23番地 ユニチカ株式会社中央研究所内
⑲ 出 願 人 ユニチカ株式会社 兵庫県尼崎市東本町1丁目50番地

明 細 書

1. 発明の名称

導電性薄膜の製造法

2. 特許請求の範囲

(i) 透明な基板上に所望の導電パターンの逆パターンとなる第1のレジスト層を直接形成し、次いでその上から全面に透明導電膜を形成し、しかる後に最終的に透明導電膜からなる導電パターンを形成すべき部分に第2のレジスト層を形成し、次いで気相蒸着によってその上から全面に導電薄膜を形成し、しかる後に第2のレジスト層及び第2のレジスト層の上に形成された導電薄膜、並びに第1のレジスト層、第1のレジスト層の上に形成された透明導電膜及びその上に形成された導電薄膜を除去することによって、透明導電膜からなる導電パターンと透明導電膜に導電薄膜が積層した導電パターンを同時に形成することを特徴とする導電性薄膜の製造法。

3. 発明の詳細な説明

(産業上の利用分野)

本発明は、タッチパネル、液晶ディスプレイ等に用いる透明な表示電極を有する導電性薄膜の製造法に関するものであり、詳しくは表面抵抗が異なる導電パターンを形成することができる導電性薄膜の製造法に関するものである。

(従来技術)

近年、コンピュータの急速な普及に伴い、より簡単なデータ入力装置としてタッチパネルもその重要性を増してきている。また、液晶ディスプレイもCRTに代わる表示デバイスとして確固たる位置を占めるようになってきている。このように透明な表示電極を用いたデバイスは種々の分野に用いられており、産業上の有用性からますます市場を拡大するものと予想されている。したがって、これらに用いられる透明な表示電極を有する薄膜についても、より高精度に、より安価に得ることができる生産性の優れた製造法の確立が要求されている。

さて、このような透明な表示電極を用いるデバイス例えばタッチパネルを製造する場合には、従

方向にパターンニングされた透明な表示電極を有する薄膜と、横方向にパターンニングされた透明な表示電極を有する薄膜とを、スペーサーにて一定の間隔をあけて網目状に重ね合わせて製造される。かかるタッチパネルに用いられる薄膜は、従来、第3図、第4図に示すように、まず、高分子フィルム等の透明な基板の全面に透明導電膜を成膜する。次いで、透明導電膜を形成したフィルムにフォトリソを塗布する。さらに、その上に所定のパターンを有するポジフィルムを合わせて露光、現像し、さらに上記パターン状のレジストを硬化させる。しかる後に、上記パターン状のレジストが被覆されていない部分の透明導電膜をエッチングによって除去し、その後、フォトリソを剝離して透明導電膜を露出させて透明な表示電極のパターンを形成する。さらに、上記透明な表示電極の引出電極を形成するために、上記透明な表示電極のパターンと引出電極を形成すべき位置の位置合わせを行い、表示電極の末端から引出電極の取出部となる部分にかけてカーボンペーストを印

刷し、次いで表示電極のパターンと引出電極を形成すべき位置の位置合わせを再び行って導電性ペーストを印刷し、引出電極が形成される。かくしてタッチパネルを製造するための透明な表示電極を有する一枚のデバイス構成材料が形成される。

(発明が解決しようとする課題)

以上のように、タッチパネルに用いられる導電性薄膜を製造するためには、透明導電膜のパターン形成に多数の工程を要し、しかも引出電極の形成においても二度の印刷を必要とするものである。ので、所要時間が長く、条件設定も煩雑であって多大な労力を要し、コストも高くなる等の解決すべき課題があった。さらに、多数の工程からなる全工程にわたって防塵処理をする必要がある。ので、工程管理も困難であった。また、液晶ディスプレイ用等の表示電極に関しても同様な解決すべき課題があった。

本発明者らは、かかる課題を解決するために、さきに、透明な基板上に所望の導電パターンと逆パターンとなるレジスト層を直接形成し、次いで

その上から全面に透明導電膜を形成し、しかる後に透明導電膜からなる導電パターンを形成すべき部分にマスクをして、気相蒸着によって透明導電膜上に導電薄膜を形成し、次いでレジスト層とともに、レジスト層の上に形成された透明導電膜及びその上に形成された導電薄膜を除去し、透明導電膜からなる導電パターンと透明導電膜に導電薄膜が積層した導電パターンを形成する方法を、特願昭62-291190号として提案した。しかし、この方法では形成し得る導電パターンの種類に限度があった。

本発明は、上記のような課題を解決するものであって、その目的は表面抵抗が異なる導電膜を一括して形成することができ、少ない工程でしかも簡単な操作で容易に透明な表示電極を有する導電性薄膜を製造することができ、さらにより多種類の導電パターンを形成することができる導電性薄膜の製造法を提供することにある。

(課題を解決するための手段)

そこで、このような課題を解決すべく研究を重ねた結果、本発明に到達したのである。

すなわち、本発明は、透明な基板上に所望の導電パターンと逆パターンとなる第1のレジスト層を直接形成し、次いでその上から全面に透明導電膜を形成し、しかる後に最終的に透明導電膜からなる導電パターンを形成すべき部分に第2のレジスト層を形成し、次いで気相蒸着によってその上から全面に導電薄膜を形成し、しかる後第2のレジスト層及び第2のレジスト層の上に形成された導電薄膜、並びに第1のレジスト層、第1のレジスト層の上に形成された透明導電膜及びその上に形成された導電薄膜を除去することによって、透明導電膜からなる導電パターンと透明導電膜に導電薄膜が積層した導電パターンを同時に形成することを特徴とする導電性薄膜の製造法を要旨とするものである。

以下、本発明を図示例に基づいて詳細に説明する。第1図は本発明の方法の製造工程を示す模式断面図であって、まず、透明な基板1を用意する(第1図(a))。ここで、透明な基板1としては、

ポリエステル、ポリアリレート等の有機高分子フィルム、有機高分子成形品、ガラス等が挙げられる。

かかる透明な基板1の表面に第1のレジスト層2からなるパターンを直接形成する(第1図(b))。ここで形成されるパターンは、所望の導電パターンの逆パターンすなわちネガ型のパターンが形成されるものである。かかるパターンを形成するレジストとしては、フォトリソを用いても良いし、スクリーン印刷によるレジストを用いても良く、要求される表示電極の精度等により決定され、使用するレジストに特に制限はない。フォトリソを用いる場合は、レジストを塗布後に所定のパターンが形成されたネガフィルム等を合わせ、公知の方法によって露光、現像する。

次に、その上から全面に透明導電膜3を形成する(第1図(c))。この場合、第1のレジスト層2のパターンが形成されている部分にはその上に透明導電膜3が形成され、それ以外の部分においては透明な基板1の上に透明導電膜3が形成される

ことになる。透明導電膜の形成方法としては気相蒸着法が好ましく、気相蒸着法としてはスパッタリング法、イオンブレーティング法、化学気相蒸着法(CVD法)、反応性蒸着法等が挙げられる。気相蒸着法以外のスプレー法、ゾルゲル法等によって透明導電膜を形成してもよく、その形成方法は何ら限定されるものではない。透明導電膜を形成する材料としては、インジウムに錫をドーブした酸化物すなわち酸化インジウムを主成分とし酸化錫を含む混合物(以下、ITOという)、酸化錫(SnO_2)、酸化インジウム(In_2O_3)、アルミニウムをドーブした酸化亜鉛すなわち酸化亜鉛を主成分とし酸化アルミニウムを含む両者の混合物等が挙げられる。しかる後に、透明導電膜からなる導電パターン(透明な表示電極)を形成すべき部分に第2のレジスト層4を形成する(第1図(d))。この場合も第1のレジスト層同様、フォトリソを用いても良いし、スクリーン印刷によるレジストを用いても良く、何ら限定されるものではない。かかる第2のレジスト層4は第1のレ

ジスト層2と同一の方法により除去し得るものが好ましい。

その後、気相蒸着によってその上全面に導電薄膜5を形成する(第1図(e))。したがって、第1のレジスト層2及び第2のレジスト層4が形成されていない部分においては、透明な基板1の上に形成された透明導電膜3上に導電薄膜5が形成されることになる。第1のレジスト層2が形成されていて、第2のレジスト層4が形成されていない部分においては、透明な基板1、第1のレジスト層2、透明導電膜3、導電薄膜5が順次積層されている。また、第1のレジスト層2が形成されておらず、第2のレジスト層4が形成された部分においては、透明な基板1、透明導電膜3、第2のレジスト層4、導電薄膜5が順次積層されている。さらに、第1のレジスト層2及び第2のレジスト層4が形成された部分においては、透明な基板1、第1のレジスト層2、透明導電膜3、第2のレジスト層4、導電薄膜5が順次積層されている。

ここで、導電薄膜としてはPd、Au、Ag、

Cu、Al、In、Sn等の導電性を有する金属、酸化錫等の導電性を有する化合物、ITO等の導電性を有する化合物の混合物等、導電性を有するものならば特に制限はない。

導電薄膜5を形成する際の気相蒸着法としては、スパッタリング法、イオンブレーティング法、CVD法等、気相中にて薄膜形成可能な方法であれば、どのような方法を用いてもよい。

このようにして、透明導電膜3並びに透明導電膜上に導電薄膜5を形成した後、第1のレジスト層2及び第2のレジスト層4を同時に除去することにより、第1のレジスト層2及び第2のレジスト層4上に形成された不要な透明導電膜及び導電薄膜を一括して除去し、透明導電膜3からなる導電パターンと、透明導電膜3と導電薄膜5とからなる導電パターンの導電性の異なる2種のパターンを形成する(第1図(f))。レジスト層の除去はレジストの種類等に応じて、水洗、アルカリ性溶液又は溶剤による溶出等の手段によって行われる。

かくして、第2図に示すような透明な基板の上

に、透明導電膜からなる透明な表示電極6と、透明導電膜と導電性薄膜とが積層された引出電極7とが形成された導電性薄膜が得られる。

本発明において、透明な基板としてフィルムを用いると、複数の導電性薄膜を連続して得ることができる。

(実施例)

次に、本発明を実施例によって具体的に説明する。

実施例

透明な基板1として、厚さ125 μm のポリエステルフィルムを用い、このフィルム上に、透明な表示電極及び引出電極を形成する部分に対してネガ型のパターンが形成されるように、第1のレジスト2としてヒドロキシプロピルセルロースをスクリーン印刷法により印刷して厚み3 μm のレジストのパターンを形成した。次に、その上全面に透明導電膜3として、ITOをイオンブレーティング法により表面抵抗値が300 Ω/\square になるように成膜し、さらに第2のレジスト4として第1の

レジスト同様、ヒドロキシプロピルセルロースをスクリーン印刷法により印刷して厚み3 μm のレジストのパターンを形成した。その後、真空蒸着法によりPdを表面抵抗値が10 Ω/\square になるように成膜して導電性薄膜5を形成した。次いで、水洗により第1および第2のレジストを同時に洗い出し、その上層のITOやPd、及び積層されたITOとPdを同時に除去した。しかる後に連続乾燥炉にて水分を蒸発させ、表面抵抗値500 Ω/\square のITOからなる透明な表示電極6及び10 Ω/\square のITOとPdの積層による引出電極7を有する導電性薄膜を得た。かかる導電性薄膜を得るための所要時間は、一枚当たり約30分であった。

比較例

第3図及び第4図に示す工程に従って導電性薄膜を製造した。透明な基板としてフィルム厚125 μm のポリエステルフィルムを用い、そのフィルム全面にITOをイオンブレーティング法により表面抵抗値が500 Ω/\square になるように成膜した。次いで、アルカリ現像型のフォトレジスト(東京

応化社製 OFOR-800)を膜厚1.5 μm になるようコートし、プレキュアとして熱風循環乾燥炉にて80℃で15分間乾燥させた。さらに、ポジフィルムを密着させ、露光機を用いて露光した後、アルカリ現像液にて現像を行い、純水にてリンス後、ポストキュアとして130℃で30分間加熱し、レジストを硬化させた。しかる後に、塩酸水溶液に3分間浸漬してITOをエッチングし、純水にてリンス後、フォトレジストを剝離液にて除去し、剝離液やフォトレジストの残渣が残らないよう純水にて再びリンスし、乾燥させた。

このようにして表示電極であるITOをパターンニングした後、ITOパターンと印刷が一致するように位置合わせをし、ITOパターンの末端の取出部にカーボンペーストを印刷し、乾燥させた。次いで、ITOパターンと導電性ペーストの印刷位置とが一致するように再度位置合わせをし、引出電極としての導電性ペーストを印刷し、乾燥させた。

このようにして表面抵抗値500 Ω/\square のITO

からなる透明な表示電極と、導電性ペーストからなる10 Ω/\square の引出電極を形成し、導電性薄膜を得た。かかる導電性薄膜を得るための所要時間は一枚当たり約83分であった。

(発明の効果)

本発明は上記のような構成を有するので、従来のようなエッチング工程及び取出電極を形成するための導電性ペーストの印刷工程が不要であり、透明な基板上に透明な表示電極と取出電極を一括して形成することができる。しかも、より多種類の導電パターンを形成することができる。したがって、工程数が少なく、簡単な操作で歩留りよく、安価なコストで導電性薄膜を形成することができ、工程管理も容易である。

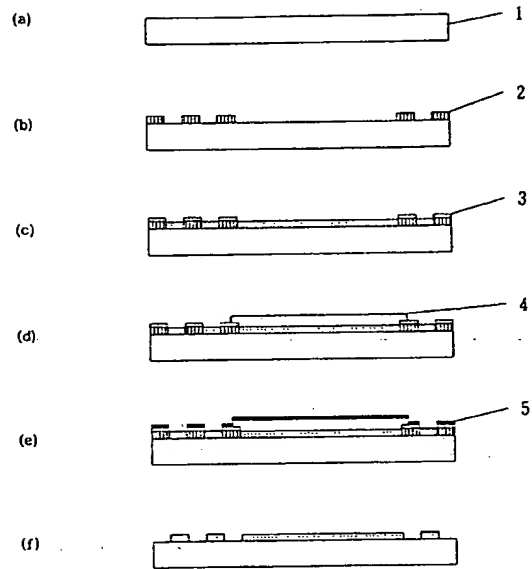
4.図面の簡単な説明

第1図は本発明の方法の製造工程を示す模式断面図、第2図は本発明方法によって得られる導電性薄膜の一例を示す平面図、第3図及び第4図は従来の方法の製造工程を示すフローチャートである。

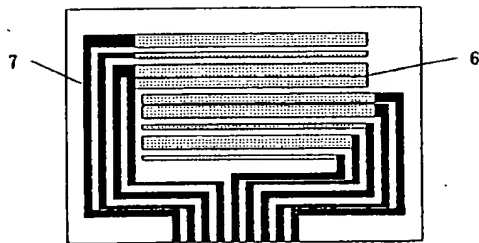
- 1.....透明な基板
- 2.....第1のレジスト層
- 3.....透明導電膜
- 4.....第2のレジスト層
- 5.....導電薄膜
- 6.....透明な表示電極
- 7.....引出電極

特許出願人 ユニチカ株式会社

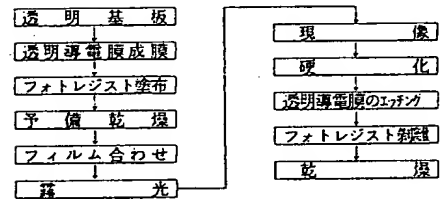
第1図



第2図



第3図



第4図

